

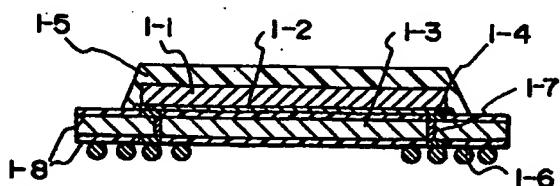


特許協力条約に基づいて公開された国際出願

(51) 国際特許分類6 H01L 21/60	A1	(11) 国際公開番号 WO96/42107 (43) 国際公開日 1996年12月27日(27.12.96)
(21) 国際出願番号 (22) 国際出願日 PCT/JP96/01608 1996年6月13日(13.06.96)		永井 朝(NAGAI, Akira)[JP/JP] 〒305 茨城県つくば市市代3-4-1 日立松代ハウスB306号 Ibaraki, (JP)
(30) 便用性データ 特願平7/146363 1993年6月13日(13.06.93) JP 特願平7/340096 1995年12月27日(27.12.95) JP		桜井 信(WATANABE, Osamu)[JP/JP] 〒305 茨城県つくば市花畠1-15-18 日立化成株式会社 A402号 Ibaraki, (JP)
(71) 出願人 (米国を除くすべての指定国について) 日立化成工業株式会社(HITACHI CHEMICAL COMPANY, LTD.)(JP/JP) 〒163-04 東京都新宿区西新宿二丁目1番1号 Tokyo, (JP)		塙沢直行(SHOZAWA, Naoyuki)[JP/JP] 〒321-33 栃木県芳賀郡芳賀町東高橋3513-3 Tochigi, (JP)
(72) 発明者: および (73) 発明者/出願人 (米国についてのみ) 金田愛三(KANEDA, Aizou)[JP/JP]		小島和良(KOJIMA, Kazuyoshi)[JP/JP] 〒305 茨城県つくば市花畠1-15-18 日立化成株式会社 B207号 Ibaraki, (JP)
〒244 神奈川県横浜市戸塚区上矢部町2456-47 Kanagawa, (JP) 安田雅規(YASUDA, Masaki)[JP/JP] 〒305 茨城県つくば市市代3-4-3 日立化成松代ヘクスA303号 Ibaraki, (JP)		田中俊明(TANAKA, Toshiaki)[JP/JP] 〒305 茨城県つくば市花畠1-15-18 日立化成株式会社 A203号 Ibaraki, (JP)
渡辺伊津夫(WATANABE, Iizuo)[JP/JP] 〒308 茨城県下館市一本松1194-6 Ibaraki, (JP)		山本和裕(YAMAMOTO, Kazumori)[JP/JP] 〒305 茨城県つくば市花畠1-3-14 Ibaraki, (JP)
太田共久(OHTA, Tomohisa)[JP/JP] 〒329-01 栃木県下都賀郡野木町丸林221-11 Tochigi, (JP)		(74) 代理人 弁理士 富田和子, 外(TOMITA, Kazuko et al.) 〒220 神奈川県横浜市西区北幸2丁目9-10 横浜HSビル5階 Kanagawa, (JP)
井上文男(INOUE, Fumio)[JP/JP] 〒305 茨城県つくば市花畠1-15-18 日立化成株式会社 A403号 Ibaraki, (JP)		(61) 指定国 AL, AM, AT, AU, AZ, BB, BG, BR, BY, CA, CH, CN, CZ, DE, DK, ER, ES, FI, GB, GE, HU, IL, IS, JP, KE, KG, KR, KZ, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, TI, TM, TR, TT, UA, UG, US, UZ, VN, ARIPO特許(KR, LS, MW, SD, SZ, UG), ユーラシア特許(AZ, BY, KZ, RU, TI, TM), 欧州特許(AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI特許(BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG)
坪松良明(TSUBOMATSU, Yoshinori)[JP/JP] 〒300 茨城県土浦市右町24-2 Ibaraki, (JP)		添付公開書類 国際調査報告書
山崎豊次(YAMAZAKI, Toshio)[JP/JP] 〒305 茨城県つくば市市代3-4-3 日立化成株式会社 A203号 Ibaraki, (JP)		
大槻洋人(OHATA, Hirochiro)[JP/JP] 〒305 茨城県つくば市花畠1-15-18 日立化成株式会社 B204号 Ibaraki, (JP)		
竹村賛三(TAKEMURA, Kenzo)[JP/JP] 〒307 茨城県結城市結城5062-6 コーポみやもと C-201 Ibaraki, (JP)		

(54) Title : SEMICONDUCTOR DEVICE, WIRING BOARD FOR MOUNTING SEMICONDUCTOR AND METHOD OF PRODUCTION OF SEMICONDUCTOR DEVICE

(54) 発明の名称 半導体装置、半導体搭載用配線基板および半導体装置の製造方法



(57) Abstract

A semiconductor device structure for reliable semiconductor devices suffering less changes in their connection resistance in a long environmental test period, while reducing the manufacturing cost of the package including the chip. In the manufacture of a semiconductor device using a face-down semiconductor chip, metal bumps are formed on the substrate instead of those on the bonding pad of the chip, the entire chip surface is bonded with an organic, anisotropic conductive organic adhesive, and the entire or a part of the back face of the chip including at least the edges is covered with a sealing material.

(57) 要約

チップのコストをふくめたパッケージの製造コストを低減し、長期の耐環境試験条件においても接続抵抗変化の少ない信頼性の高い半導体装置の構造およびその製造方法を提供する。

半導体チップをフェイスダウンで基板に接合する半導体装置において、チップのボンディングパッドにバンプを形成せずに、対向する基板端子部に突起状金属を設け、有機異方性導電接着材料にてチップ全面を接着し、かつ、チップ裏面の全面もしくは少なくとも端面を含む1部を封止材で被覆する構造とする。

情報としての用途のみ

PCTに基づいて公開される国際出願をパンフレット第1頁にPCT加盟国を同定するために使用されるコード

AL	アルベニア	DE	ドイツ	LI	リヒテンシュタイン	PL	ポーランド
AM	アルメニア	DK	デンマーク	LC	セントルシア	PT	ポルトガル
AT	オーストリア	EE	エストニア	LK	シリランカ	RO	ルーマニア
AU	オーストラリア	ES	スペイン	LR	リベリア	RU	ロシア連邦
AZ	アゼルバイジャン	FI	フィンランド	LS	レソト	SD	スードアン
BA	ボスニア・ヘルツェゴビナ	FR	フランス	LT	リトアニア	SG	スウェーデン
BB	バルバドス	GA	ガボン	LU	ルクセンブルク	SS	シンガポール
BE	ベルギー	GB	イギリス	LV	ラトヴィア	SI	スロヴェニア
BF	ブルキナ・ファソ	GE	グルジア	MC	モナコ	SK	スロヴァキア
BG	ブルガリア	GN	ギニア	MD	モルドバ共和国	SN	セネガル
BJ	ベナン	GR	ギリシャ	MG	マダガスカル	SZ	スウェーデン
BR	ブラジル	HU	ハンガリー	MK	マケドニア田ユーロゴスラ	TD	チャド
BY	ベラルーシ	IE	アイルランド	ML	ヴォガ共和国	TG	トーゴ
CA	カナダ	IL	イスラエル	MN	マリ	TJ	タジキスタン
CF	中央アフリカ共和国	IS	アイスランド	MR	モンゴル	TM	トルクメニスタン
CG	コンゴ	IT	イタリア	MW	モーリタニア	TR	トルコ
CH	スイス	JP	日本	MX	モーリシャス	TT	トリニダード・トバゴ
CI	コート・ジボアール	KE	ケニア	NE	モロッコ	UA	ウクライナ
CM	カメルーン	KG	キルギスタン	NL	オランダ	UG	ウガンダ
CN	中国	KP	朝鮮民主主義人民共和国	NO	ノールウェー	US	アメリカ合衆国
CU	キューバ	KR	大韓民国	NZ	ニュージーランド	UZ	ウズベキスタン
CZ	チェコ共和国	KZ	カザフスタン			VN	ヴィエトナム

明細書

半導体装置、半導体搭載用配線基板

および半導体装置の製造方法

技術分野

本発明は、半導体素子を接続部材を介して配線回路基板（マザーボード）に接続実装するのに好適な半導体装置、その半導体装置の製造に使用される半導体搭載用配線基板および半導体装置の製造方法に関する。

詳しくは、高密度の実装が可能で、かつ安価で信頼性に優れた半導体装置およびその製造方法を提供する。

背景技術

近年、接続端子を多数持つ半導体素子を配線回路基板（マザーボード）に高密度に接続実装する手法として、有機配線基板上にチップを搭載し、チップ上のパッドと有機配線板側接続端子とを金線ワイヤーボンディングして接続した後、半導体チップ全体を有機絶縁性封止材で被覆し、有機配線回路基板裏面にハンダボールをアレイ状に配した外部端子を持つ、OMPAC方式（オーバーモールデッド）のBGA（ボールグリッドアレイパッケージ）が開発され、実用化が進められている。

この構造は、従来の金属リードフレームにチップを搭載

し金線ワイヤーボンディングした後に全体を封止し、外部端子リードを切断・成形して封止部側面より出す構造を持つQFPよりも、単位面積あたりの外部端子数を多くすることが出来、マザーボード上へのハンダリフロー方式による面付け実装が容易という特徴を有する。しかし、金線ワイヤーボンディングによるために接続すべき半導体パッド部の大きさは約 $80\mu\text{m}$ に限定されるとともにパッド部と配線端子部との距離をある程度とる必要があり、500ピン以上のI/O(端子)を持つBGAを形成するにはその外形寸法が40mm角以上と大きくならざるを得なかった。この構造では、より多ピン化したい、より高密度にマザーボードに実装したい、というニーズに対して限界があった。

一方、500ピン以上の半導体チップをより高密度に実装したいというニーズに答えるために、半導体チップの接続パッド部に各種バリヤ用金属めっきを施した後はんだバンプを形成し、このバンプを介して配線基板側の端子部とをフェイスタウンで加熱・溶融接合するフリップチップボンディング方式が提案され(C4)、一部セラミックス基板には適用が進められている。しかし、半導体チップのパッド部にはんだバンプを形成するまでのプロセスが多く半導体チップのコストを大幅に上げること、チップ表面と配線基板との間隙に樹脂を充填しなければ温度サイクルによるストレスがはんだバンプに集中して破断し易いこと、その樹脂充填プロセスと管理が煩雑なこと、有機基板への接

続に用いるとするとチップとの線膨張係数の差がより広がり該ストレスが拡大することが予想され、有機基板への500ピンI/O以上のフリップチップボンディングは現時点では実現していない。

また一方、半導体チップの接続パッド部に金線をワイヤボンディングしネックの近くで切断することにより、より安価にチップに金パンプを形成する方法が提案されている（スタッドパンプ）。しかし、このチップをフェイスダウンで配線基板に接続実装するには、該スタッドパンプ上に有機導電性接着剤を塗布し、接続、硬化した後、チップ表面と配線基板との間隙に樹脂を充填するプロセスが必須であるし、チップ毎に金ワイヤーボンディング工程を経るので加工工数が大で、かつチップのパッド部の大きさは80 μ m角が限界のため、それより小さくできないという問題が残っていた。

発明の開示

本発明が解決しようとする課題は、上記した従来技術の問題点を解決することにあり、パンプ形成プロセスを経ていないより安価なチップと比較的安価な有機高密度配線基板を用いて構成し、より簡素なプロセスにより、高密度実装が可能で、かつ信頼性の高い、半導体装置およびその製造法を提供することにある。

そこで、本発明では、つぎの(1)～(3)の半導体装

置と、(4)の配線基板と、(5)～(7)の製造方法とが提供される。

(1) 半導体チップをフェイスダウンで配線基板に接続搭載してなる半導体装置において、該半導体チップの接続パッド部がチップのパッセーション膜表面より低く凹であり、該配線基板の接続端子部には少なくとも配線部よりも高い突起状の金属バンプ部が設けられており、かつ、該半導体チップの接続パッド部と該配線基板接続端子部の金属バンプ部、および該半導体チップ表面の全面もしくは1部と対向する配線基板表面とが有機異方性導電接着材料にて接合および接着固定されていることを特徴とする半導体装置。

(2) 上記(1)記載の半導体装置において、該半導体チップの接続パッド部がチップのパッセーション膜表面より低く凹であり、該配線基板の接続端子部には少なくとも該半導体チップの接続パッド部より小さい径で、かつパッド部の深さと同じかもしくはそれ以上の高さの突起状の金属バンプが設けられており、かつ、該半導体チップの接続パッド部と該配線基板接続端子部の金属バンプ部、および該半導体チップ表面の全面と対向する配線基板表面とが有機異方性導電接着材料にて接合および接着固定されており、かつ、該半導体チップ裏面全面もしくは少なくとも端部が絶縁性有機封止材で被覆されており、外部端子を該配線基板の裏面にマトリックス状に配置してなることを特徴とす

る半導体装置。

(3) 上記(1)記載の半導体装置において、有機異方性導電接着材料が有機マトリックスのみかあるいは有機マトリックスに無機充填材粒子が分散された層と有機マトリックスに導電性粒子が分散された層の2層構造の異方性導電接着フィルムであり、半導半導体チップ面に接する面側には有機マトリックスのみかあるいは有機マトリックスに無機充填材粒子が分散された層を、配線基板の接続端子側の面側には有機マトリックスに導電性粒子が分散された層を配置させたことを特徴とする半導体装置。

(4) 配線基板表面の接続端子部には少なくとも配線部よりも高い突起状の金属バンプ部が設けられており、少なくとも該金属バンプ部を含み半導体チップ表面と対向する部分に導体チップをフェイスダウンで接合および接着固定するための有機異方性導電接着材料が設けられており、配線基板のもう一方の表面には該接続端子部と導通した外部端子が設けられた、本発明の半導体装置に使用される半導体搭載用配線基板。

この半導体搭載用配線基板の突起状金属バンプ部は、Cu、Cr、Ni、Pd、AuあるいはPbSnはんだより選ばれる金属の単体もしくは多層構成で形成されていることが望ましい。

(5) 配線基板表面の接続端子部に少なくとも配線部よりも高い突起状の金属バンプ部が設けられている基板のチッ

ブ搭載部に有機異方性導電接着材料を形成する工程と、予め接続パッド部上の金属酸化膜が除去された半導体チップを表面を下側にして加熱圧着する工程により製造することを特徴とする、半導体装置の製造方法。

(6) 配線基板表面の接続端子部に少なくとも配線部よりも高い突起状の金属バンプ部が設けられている基板に、上記(3)記載の異方性導電接着フィルムを半導体チップの外形にあわせてかもしくは若干小さめに切断する工程と、該フィルムを該基板に加熱圧着する工程と、予め表面をプラズマアッシングないしはイオンミーリングなどによって処理され接続パッド上の金属酸化膜が除去された半導体チップを表面を下側にして加熱圧着する工程により製造することを特徴とする半導体装置の製造方法。

(7) 配線基板表面の接続端子部に少なくとも配線部よりも高い突起状の金属バンプ部が設けられている基板に、上記(3)記載の異方性導電接着フィルムを半導体チップの外形にあわせてかもしくは若干小さめに切断する工程と、該フィルムを該基板に加熱圧着する工程と、予め表面をプラズマアッシングないしはイオンミーリングなどによって処理され接続パッド上の金属酸化膜が除去された半導体チップを表面を下側にして加熱圧着する工程と、該半導体チップの裏面の全面もしくは少なくとも端面を含む1部を有機絶縁性封止材で被覆する工程と、配線基板裏面にはんだボールをマトリックス状に形成する工程により製造すること

とを特徴とする半導体装置の製造方法。

本発明の半導体装置は、半導体チップをフェイスダウンで配線基板に接続搭載してなる半導体装置において、半導体チップの接続パッド部がチップのパッシベーション膜表面より低く凹であり、配線基板の接続端子部には少なくとも配線部よりも高い突起状の金属バンプ部が設けられており、かつ、半導体チップの接続パッド部と配線基板接続端子部の金属バンプ部、および半導体チップ表面の全面もしくは1部と対向する配線基板表面とが有機異方性導電接着材料にて接合および接着固定されていることを特徴とする。

本発明の半導体搭載用配線基板は、配線基板表面の接続端子部には少なくとも配線部よりも高い突起状の金属バンプ部が設けられており、少なくとも該金属バンプ部を含み半導体チップ表面と対向する部分に導体チップをフェイスダウンで接合および接着固定するための有機異方性導電接着材料が設けられており、配線基板のもう一方の表面には該接続端子部と導通した外部端子が設けられたものである。

本発明の半導体装置の製造法は、配線基板表面の接続端子部に少なくとも配線部よりも高い突起状の金属バンプ部が設けられている基板のチップ搭載部に有機異方性導電接着材料を形成する工程と、予め接続パッド部上の金属酸化膜が除去された半導体チップを表面を下側にして加熱圧着する工程により製造することを特徴とする。

本発明では、ボンディングパッド部（接続パッド部）に

バンプを形成していないバンプレスの半導体チップを配線基板端子部に接続実装するために、配線基板端子部に突起状の金属バンプを形成し、チップをフェイスダウンで有機異方性導電接着材料にて接合する。配線基板端子部の突起状の金属バンプは半導体チップのパッド部よりも小さい面積で、かつ凹み量（パッシベーション膜厚さ）と同じか、もしくはそれ以上で、塗膜する有機異方性導電接着材料の膜厚以内の高さの突起を形成する。有機異方性導電接着材料はチップ表面の全面を被覆し、対向する基板表面とを接着するとともに、半導体チップの接続パッド部と配線基板端子の金属突起バンプとは有機異方性導電接着材料内に分散された導電性粒子で電気的に導通をとる。さらに、該接合部の接続信頼性を確保するために、チップの基板方向への押しつけ力を補強すべくチップ裏面全面もしくは少なくとも端面を含む一部を別の有機絶縁性封止材で被覆する構造とする。さらに、半導体チップのボンディングパッド表面に存在する金属酸化膜を除去するため、チップを基板に有機異方性導電接着材料で接着する直前にプラズマアッシングあるいはイオンミーリング処理を実施する。

チップのボンディングパッド部（接続パッド部）と突起状の金属バンプを有する配線基板端子部とは有機異方性導電接着材料により接合され、異方性導電接着材料に含有される微細な導電粒子（数～20数個／バンプ）を介して電気的な導通性が確保されるが、隣の端子部への導通は粒子

間に存在する絶縁性のマトリックス樹脂により電気導電性はなく、圧着方向のみの異方導電性が確保される。絶縁性を有するマトリックス樹脂は、エポキシ樹脂、フェノキシ樹脂の他、半導体チップおよび基板に接着性を有する絶縁抵抗に優れる樹脂で構成し、加熱圧着温度（通常は120～250°Cの範囲）で溶融・流動し、短時間（20秒以内）に硬化する熱硬化性樹脂であることが望ましい。ただし、ポリエステル、ポリビニルブチラール、ポリイミド樹脂などの接着性を有する熱可塑性樹脂、あるいは熱可塑性樹脂と熱硬化性樹脂の混合複合体であっても差し支えはない。さらに、半導体チップとの熱膨張係数の差による応力を低減するためマトリックス樹脂の線膨張係数ならびに弾性率を下げる目的をもって、異方性導電性に差し支えのない分量だけマトリックス樹脂に石英など無機充填材やエラストマー等の弾性体微粒子を配合・分散させてもよい。常温で液状のものでも差し支えはないが、予めフィルム状に成形された異方性導電フィルムのほうが扱い易く、接着時にボイドが出来にくく、信頼性に優れる。

有機異方性導電接着材料のマトリックス樹脂は、加圧方向の電極間を電気的に接続する接着（接合）後の40°Cでの弾性率が100～1500 MPaであるものが好ましい。接着後の40°Cでの弾性率が100～1500 MPaであり、接続時の良好な流動性や高接続信頼性を得られるものとして、エポキシ樹脂とイミダゾール系、ヒドラジド系、

三フッ化ホウ素-アミン錯体、スルホニウム塩、アミンイミド、ポリアミンの塩、ジアンジアミド等の潜在性硬化剤の混合物に、接着後の40°Cでの弾性率が100~1500 MPaになるようにアクリルゴムを配合したものを使用することができる。接着フィルム硬化物の弾性率は、例えば、レオロジ（株）製レオスペクトラDVE-4（引っぱりモード、周波数10Hz、5°C/minで昇温）を使用して測定できる。

前記アクリルゴムとしては、アクリル酸、アクリル酸エステル、メタクリル酸エステルまたはアクリロニトリルのうち少なくともひとつをモノマー成分とした重合体または共重合体があげられ、中でもグリシジルエーテル基を含有するグリシジルアクリレートやグリシジルメタクリレートを含む共重合体系アクリルゴムが好適に用いられる。これらアクリルゴムの分子量（重量平均）は、接着材料の凝集力を高める点から20万以上が好ましい。アクリルゴムの接着材料中の配合量は、15重量%未満であると接着後の40°Cでの弾性率が1500 MPaを越える場合があり、また40重量%を越えると低弾性率化は図れるが接続時の溶融粘度が高くなり接続電極界間、または接続電極と導電粒子界面の溶融接着剤の排除性が低下するため、接続電極間または接続電極と導電粒子間の電気的導通を確保できなくなる場合がある。このため、アクリル配合量としては15~40重量%が好ましい。接着材料にはフィルム形成性

をより容易にするためにフェノキシ樹脂などの熱可塑性樹脂を配合することもできる。特に、フェノキシ樹脂は、エポキシ樹脂と構造が類似しているため、エポキシ樹脂との相溶性、接着性に優れるなどの特徴を有するので好ましい。

フィルム形成は、これら少なくともエポキシ樹脂、アクリルゴム、フェノキシ樹脂、潜在性硬化剤からなる接着組成物と導電粒子を有機溶剤に溶解あるいは分散により液状化して、剥離性基材上に塗布し、硬化剤の活性温度以下で溶剤を除去することにより行われれる。この時用いる溶剤は、芳香族炭化水素系と含酸素系の混合溶剤が材料の溶解性を向上させるため好ましい。

以上のように有機異方性導電接着材料のマトリックス樹脂として、接続後の40°Cでの弾性率が100~1500 MPaの樹脂を使用すれば、熱衝撃、PCTやなんだバス浸漬試験などの信頼性試験において生じる内部応力を吸収できるため、チップと基板の熱膨張係数差が大きい場合での接続後のチップ及び基板の反りが小さく、信頼性試験後においても接続部での接続抵抗の増大や接着剤の剥離がなく、接続信頼性が向上する。従って、ICチップとプリント基板とを接続時の加圧方向にのみ電気的に接続する場合に好都合である。

また、マトリックス樹脂に分散される導電性粒子は、Ni、Ag、Au、Cuなど導電性の優れた金属で良く、ポリマー粒子を核にしてこれらのいずれか、もしくは、複数

の金属をめっきして形成してもよく、さらに金属粒子の横方向の絶縁性を高めるために、金属粒子あるいは金属被覆粒子自体に極薄の有機絶縁膜を形成したものを用いてよい。また、Ni、Cu、Ag、WにAuやPtなどの貴金属をめっきした金属粒子を用いることができる。上記した導電性粒子は異方性導電性を確保するには少なくとも平均粒子径にして0.5~20μm(より望ましくは1~20μm)、有機マトリックスに対して体積比0.1~30vol.1%(より望ましくは0.2~15vol%)の範囲内で配合分散することが望ましい。

ただし、有機異方性導電接着材料が加熱圧着される際に導電粒子がマトリックス樹脂とともにチップ表面を流動するので、チップ表面の損傷を避けるためには、2層構造の異方性導電フィルムを使用するのが望ましい。チップ面側はマトリックス樹脂のみか、あるいは、粒子端面が球形に近い微細石英などの無機充填剤を分散させた層であり、基板側の層は上記した金属粒子、樹脂粒子に金属をめっきした粒子、あるいは金属粒子に極薄の有機絶縁膜を被覆した粒子のいずれかを分散させた層からなる2層構造の異方性導電フィルムを用いるのがよいことを見いだした。

マトリックス樹脂が接続後の40℃での弾性率が100~1500MPaの樹脂を使用した有機異方性導電接着材料としては、マトリックス樹脂に導電性粒子を分散させた単層構造であっても、マトリックス樹脂のみからなるかマ

トリックス樹脂に無機充填材粒子を分散させた層とマトリックス樹脂に導電性粒子を分散させた層との2層構造のものであっても良い。

配線基板側の端子部に突起状の金属パンプを形成するには、Cu回路形成工程、及びソルダレジスト塗工工程を終えた基板にホトレジストを塗布し、露光、現像工程をへて基板端子部に円柱状もしくは角柱状の穴を形成する。このホトレジストをマスクにして、Cuめっき工程により突起状の金属柱を形成する。その後Ni、Auめっき工程を経て形成する。使用するホトレジストは耐めっき液特性の優れたフィルムタイプが望ましい。

また、回路配線材料であるCuの熱拡散を防止するためのCr、Pdなどのめっき可能な金属の上にAuめっきを施してもよい。さらに高いL/Dを得るには、接着剤が塗布されたポリイミドフィルムを真空ラミネートして基板上に張り付け、CO₂ガスレーザー加工などにより基板端子部に穴を形成し、上記した金属めっきプロセスを経た後、ポリイミドフィルムを剥離して、基板端子部に突起状の金属パンプを形成する。通常のエッチングプロセスによりCuの突起部を形成し、しかる後にNi/Auめっきによりパンプを形成してもよい。本発明は、上記したいずれの手法あるいは使用する金属の種類を限定するものでない。

基板端子部に突起状の金属パンプを半導体チップのパッド部の面積よりも小さい径で、かつ凹み量（パッシベーション）

ヨン膜厚さ)と同じか、もしくはそれ以上で異方性導電接着材料の膜厚以内の高さの突起を形成することにある。なお、基板端子部に形成される金属バンプの配列は半導体チップのボンディングパッド位置の配列に合わせて設計する。電解めっきで基板端子部に突起状金属バンプを形成すると、端子位置の違いにより電界分布のばらつきが生じ形成されたバンプの高さにばらつきを生ずる。しかし、異方性導電フィルムにて接続するので各端子間での接続抵抗のばらつきは極めて微小で根本的な問題とはならない。しかし、無電解Cuめっきあるいは電解めっき工程の後に研磨工程をへて金属バンプの高さばらつきを揃えた後に、Auめっきをして金属バンプを形成してもよい。

半導体チップのボンディングパッド部(接続パッド部)はAl配線材料が露出しており、その表面は酸化膜で覆われている。基板端子部に設けた金属バンプと該パッド部とをそのまま有機異方性導電接着材料で接合しても酸化膜を破壊しないかぎり初期の接続抵抗が高くなる。したがって、異方性導電接着材料で接続する直前にチップ表面をプラズマアッティングないしはアスパッターリングなどイオンミーリング処理を施し酸化膜を除去すれば、より安定した低い接続抵抗が得られることを見いだした。

さらに、有機異方性導電接着材料はチップと基板とを全面接着させるようにすると、異方性導電接着材料自体がアンダーフィル材のように作用し、接続部の局部応力は分散

され、基本的に耐温度サイクル性に優れる構造となる。しかし、チップサイズが7mm角以上と大きい場合、接着後チップが反り易い。チップの反りを低減するため液晶表示用TCPの接続に用いられる汎用の異方性導電接着材料よりも低い弾性率を持つものを使用する必要がある。このため、異方性導電接着材料によるチップ接続だけでは、耐温度サイクル試験や耐湿信頼性試験など長期の耐環境試験において、接着した異方性導電フィルムによる締め付け応力が緩和し、接続抵抗が徐々に大きくなる現象が見られた。この問題に対し、少なくとも異方性導電材料よりも弾性率の高い封止材でチップ裏面全体を被覆する構造とするか、放熱用のヒートシンク板を取り付ける必要のあるデバイスについても、少なくともチップ端面の一部を覆うことによって、異方性導電接着材料の縦方向への緩和を防止する構造とすることによって、長期の耐環境試験による接続抵抗の変化が防止できることを見いだした。ただし、チップの大きさが7mm角以下の小さいものとか、長期の信頼性を保証しなくてよいデバイスに関しては、さらに封止することは必要ではなく、本発明の構造は封止構造のあるもののみに限定するものではない。

本発明の配線基板に使用される基板としては、ポリイミド、エポキシ等の耐熱性樹脂をガラスクロス等の基材に含浸、乾燥させ、銅箔を貼り合わせ硬化させた積層板、または、ポリイミド等の耐熱性樹脂のフィルムに、接着材で銅

箔を貼り合わせたもの、あるいは、銅箔にポリイミド等の耐熱性樹脂を塗布し、乾燥、硬化させたフレキシブル基板が使用される。基板としてポリイミド等のフレキシブル基板を使用した場合、基板の厚みを薄くすることができ（0.1 mm以下、例えば0.025 mm程度）、半導体パッケージの薄型化が可能になる。

これらの配線基板は、チップの搭載や封止工程において、その作業性を効率よくするために、複数のキャビティ（チップ搭載部）を連結させた、フレーム状に加工されるのが一般的である。フレームの作製方法としては、配線を施した基板を金型等で打ち抜き、フレーム枠と配線基板を同一の基板で一体に作製する方法がある。

以上記述した本発明による半導体装置は、具現的には次の方法で製造することができる。

有機異方性接着材料を配線基板にIC搭載部に塗布、場合によっては乾燥するか、あるいは異方性導電フィルムを半導体チップのサイズと同じか若干小さいXY寸法に切断し（切断工程）、接続端子部に突起状の金属バンプを設けた配線基板の半導体チップ搭載部に載せ、熱プレスを用いて熱圧着する（仮圧着工程）。半導体チップの表面をプラズマアッシング処理した後、連続的ないしは1日以内に、フリップチップボンダーを用いてそれぞれの端子部を自動位置合わせし、異方性導電フィルム上にチップ表面を下側にして熱圧着する（本圧着工程）。この段階で、半導体デ

バイスとしての高温動作試験（バーンイン試験）を実施し、チップの良品と不良品を選別する。その後、良品のみについて、通常のトランスファー・モールド設備・金型を用いてチップ裏面全面を封止する。

液状封止材を用いて注型により封止してもよい（封止工程）。その後、基板裏面に、はんだボールを形成する（はんだボール形成工程）。放熱構造の必要なデバイスについてはチップ周辺の一部のみをモールドして、そのキャビティ一部に高熱伝導接着剤にて放熱用ヒートシンク板を接着固定する。

本発明による半導体装置の第1の実施例の全体構造縦断面図を図1に示す。

図1において、1-1は半導体チップ（バンプなしICチップ）、1-2は有機異方性導電接着材料、1-3は微細金属バンプ付き有機配線基板、1-4は微細金属バンプ付き基板端子部、1-5は封止材（モールド樹脂）、1-6ははんだボール、1-7はスルーホール、1-8はソルダレジストである。

有機異方性導電接着材料による、基板端子部の微細金属バンプとバンプレスの半導体チップのボンディングパッド部（接続パッド部）との接合部の断面図を図2に示す。

図2において、2-1は半導体チップ（バンプなしICチップ）、2-2はボンディングパッド部、2-3はパッセーション膜、2-4は異方性導電フィルム1層目（導

電粒子無分散層)、2-5は異方性導電フィルム2層目(導電粒子分散層)、2-6は導電性粒子、2-7は金属突起パンプ付き基板端子部、2-8は配線基板、2-9ははんだボール、2-10は封止材である。

本発明による製造法の1実施例を図3に示す。

図3において、3-1は異方性導電フィルム、3-2は金属突起パンプ付き有機基板、3-3はプラズマ、3-4は半導体チップ(パンプなしIC)、3-5はボンディングパッド、3-6は封止材(エポキシモールディングコンパウンド)、3-7ははんだボールである。

異方性導電フィルムの支持フィルムを剥離し、異方性導電フィルムを所定の大きさに切断し、位置合わせして金属突起パンプ付き有機基板に搭載し、端子部除く中央部を熱圧着プレスを行う(図3a)。

半導体チップ上面をプラズマ照射し、ボンディングパッド面の酸化膜を除去する(図3b)。

チップを反転し、基板を予熱し、チップの位置合わせを行い、チップを加熱・加圧・接着する(フリップチップボンディング、図3c)。

チップを選別し、不良チップを除去し、エポキシモールディングコンパウンドでトランスファー・モールディングを行った後アフターキュアを行う(図3d)。

セラッミク治具を使用し、はんだボールを整列し、加熱し、基板裏面端子への転写を行い、はんだボールを形成す

る（図3e）。

本発明による半導体装置の第2の実施例の全体構造縦断面図を図4に示す。

図4において、4-1はヒートシンク板、4-2は高熱伝導接着剤、4-3は封止材、4-4は突起状金属バンプ、4-5は半導体チップ、4-6は有機異方性導電接着材料、4-7は基板、4-8はソルダレジスト、4-9ははんだボールである。

本発明による半導体装置の第3の実施例の全体構造縦断面図を図5に示す。

図5において、5-1は半導体チップ（ICチップ）、5-2は有機異方性導電接着材料、5-3は突起状金属バンプ付き基板、5-4は封止材、5-5はリードフレーム、5-6は面付け実装電子部品、5-7は金属共晶接合、5-8はリフローはんだである。

本発明による半導体装置の第4の実施例の全体構造縦断面図を図6に示す。

図6において、6-1は半導体チップ（ICチップ）、6-2は有機異方性導電接着材料、6-3は突起状金属バンプ付き基板、6-4は封止材（液状封止材）、6-5は外部端子リード、6-6は面付け実装電子部品である。

配線基板端子部に突起状金属バンプを形成する方法の1実施例を図7に示す。

図7において、7-1はレジストフィルム、7-2は有

機配線基板 (Cu配線工程・ソルダレジスト工程完品)、7-3は基板端子部、7-4はソルダレジスト、7-5はレジスト開口部、7-6はCu突起部、7-7はNi/Auめっきである。

有機配線基板 (Cu配線工程・ソルダレジスト工程完品)にレジストフィルムを切断し、ラミネータによる塗工・接着を行う (図7a)。

レジスト露光・現像を行い (図7b)、Cuめっきを25 μm以上行いCu突起部を形成する (図7c)。

レジスト剥離し、Niめっきを5 μm以上、Auめっきを0.5 μm以上行い突起状金属パンプを形成する (図7d)。

図8は、本発明の第5の実施例の半導体装置の製造工程を示す縦断面図である。図8において、8-1はポリイミドフィルム、8-2はパンプ、8-3は配線、8-4は有機異方導電接着材料、8-5は半導体チップ、8-6は封止材、8-7ははんだボールである。

8-1. ポリイミドフィルム

8-2. パンプ

8-3. 配線

8-4. 有機異方導電接着材料

8-5. 半導体チップ

8-6. 封止材

8-7. はんだボール

本発明によると、ICチップ側にバンプをつけるなくてよいので、ICを作るウエーハー工程での各種金属バリヤ層を形成する工程ならびに微細はんだバンプ形成工程が不要となり、チップの歩留りが向上し、工数が低減でき、チップのコストが安価になる。さらに、基板端子部に金属バンプを形成するプロセスは比較的簡素であり、大幅なコスト増につながらない。ICチップと基板端子部との接合は有機異方性導電接着材料で一括で接合するので、従来のワイヤボンディング方式に比べて多ピンになるほど工数が短く有利である。さらに、有機異方性導電接着材料がアンダーフィル材料を兼ねるのでC4プロセスによるはんだバンプによる接合に比べてアンダーフィル材の含浸プロセス等の工程および管理が不要である。以上の効果により、トータルプロセスとしてのパッケージングコストの低減が可能となつた。

さらに、本発明によると、有機異方性接着材料の応力緩和に対する構造的な対策を取っているので、従来の液晶用デバイス分野での信頼性よりも高い信頼性が要求される分野への適用が可能となつた。さらに、従来のワイヤボンディング方式に比べてパッケージのサイズを小さく出来た。

図面の簡単な説明

図1は、本発明による半導体装置の第1の実施例の全体構造を示す縦断面図。

22-

図 2 は、本発明による半導体装置の第 1 の実施例の要部を示す縦断面図。

図 3 は、本発明による半導体装置の製造工程を示す縦断面図。

図 4 は、本発明による半導体装置の第 2 の実施例の全体構造を示す縦断面図。

図 5 は、本発明による半導体装置の第 3 の実施例の全体構造を示す縦断面図。

図 6 は、本発明による半導体装置の第 4 の実施例の全体構造を示す縦断面図。

図 7 は、本発明による配線基板端子部に突起状金属バンプを形成する方法を示す縦断面図。

図 8 は、本発明の第 5 の実施例の半導体装置の製造工程を示す縦断面図。

発明を実施するための最良の形態

実施例 1

図 1 に示した BGA パッケージを図 3 および図 7 に示した製造法により製作した。日立化成工業（株）製の E-679 基材（FR-5 相当品）をベースにして、Cu 配線工程、スルーホールめっき、およびソルダレジスト工程を終えた基板（4 層板）に、日立化成工業（株）製のフィルム状フォトレジスト（フォテック HN 340；30 μ m 厚さ）をラミネートした。所定の露光、現像工程をへて基板端子部の中央にレジスト開口部（直径 100 μ m）を形成し、電解 Cu めっき、レジスト剥離工程をへて各基板端子部に約 25 μ m 高さの Cu 突起部を形成した。次に、電解 Ni めっき、電解 Au めっき工程をへて基板各端子部全面に Ni 約 5 μ m、Au 約 0.5 μ m で被覆された金属突起バンプ付き基板を得た（図 7 参照）。

こうして製作されたバンプ付きの基板のチップ搭載部に、10 mm 角にプレス切断した日立化成工業（株）製の 2 層構造の異方性導電接着フィルム（AC 8301）を搭載し、温度 100°C、圧力 3 kg/チップ、加圧時間 5 s の条件で仮圧着した。異方性導電接着フィルムの仮圧着された基板、および、プラズマアッシャーにて表面を洗浄してボンディングパッド部の Al 酸化膜を除去したバンプレスの IC チップを、フリップチップボンダーに設置し、該チップを反転、異方性導電接着フィルム仮圧着部に位置調整、搭

載し、温度180°C、圧力15kg/チップ加圧時間20sの条件で本圧着した。

通常のバーンイン試験にて良品チップを選別したのち、良品について、成形温度180°C、成形圧力150kg/cm²の条件で日立化成工業（株）製の封止材（エポキシモールドコンパウンド；CEL9200）をトランスマルチモールドして封止品を得た。その後、通常のはんだボール形成設備を用いて、はんだボールを基板裏面にアレイ状に形成して、製品を得た（図3参照）。

異方性導電接着フィルムによる接合部の接続抵抗を評価した結果、各接続部の接続抵抗は10mΩ以下と低く、-65°C～150°Cの温度サイクル試験1000サイクルのサンプルにおいても接続抵抗の変化は認められなかった。さらに、PCT試験（121°C、2atm）100hrのサンプルにおいても接続抵抗は10mΩ以下を保持した。製品を切断して、断面をSEMで観察した結果、第2図に示したように、導電性粒子は基板側に主に分散しておりチップ表面の損傷は認められなかった。

さらに、チップのポンディングパッドと基板内部端子部の金属バンプとの間隙に導電粒子が充填され互いに密着していたが、各端子間には導電粒子は散在するのみで連通するものは認められなかった。

実施例2

実施例1に記載したのと同じ製法で、金属バンプ付きの

基板を得た。さらに、同じ方法で、バンプレスの IC チップをフェイスダウンにして異方性導電接着フィルム (A C 8301) にて対向する基板とを接着・接合した。

バーンイン試験によりチップを選別したのち、各キャビティに突起する上型を持つ金型にて封止材 (CEL-9200) をトランスマーモールドして、チップ上面の中央部がキャビティ状の封止成形品を得た。このキャビティ部にヒートシンク板を高熱伝導接着剤にて接着固定し、製品を得た。

実施例 3

実施例 1 に記載したのと同じ製法で、金属バンプ付きの基板を得た。Snめっき付きリードフレームのインナーリード部に該基板の外部端子部を Au / Sn 接合にて接続搭載した。その後、実施例 1 に記載した同じ方法で、2 つのバンプレスの IC チップをフェイスダウンで異方性導電接着フィルムにて順次に該金属バンプ付き基板に接着・接合した。チップコンデンサ、面付け抵抗部品などを基板裏面に IR リフロー方式で接続し、検査した後、封止材にてトランスマーモールドして、製品を得た。

実施例 4

実施例 3 に記載したのと同じ製法で、金属バンプ付きの基板に異方性導電フィルムを用いて 2 つのバンプレスの IC チップをフェイスダウンで接続した。その後に、面付け実装部品を基板の裏側に IR リフロー方式で実装し、その

後、日立化成工業（株）製の液状エポキシ封止材（C E C 1 9 0 0）で2つのチップ裏面全面を被覆し、所定の硬化温度プロファイルで硬化させて、製品を得た。

比較例 1

基板端子に金属パンプの付いていない基板を用いて、実施例1に記載した方法を用いてパンプレスのICチップを異方性導電フィルムにて接続した。異方性導電フィルムによる接合部の接続抵抗を評価した結果、各接続部の接続抵抗は1～5Ωと高く、P C T試験（120℃ 2 atom）24 hrで全数がオープン不良となった。

実施例 5

日立化成工業（株）製の5000I基材（厚さ25μm）をベースにして、Cu配線工程、レーザ穴加工、およびソルダレジスト工程を終えた基板に、日立化成工業（株）製のフィルム状フォトレジスト（フォテックHN340；30μm厚さ）をラミネートした。所定の露光、現像工程を経て基板端子部の中央にレジスト開口部（直径100μm）を形成し、電解Cuめっき、レジスト剥離工程を経て各基板端子部に約25μm高さのCu突起部を形成した。次に、電解Niめっき、電解Auめっき工程を経て基板各端子部全面にNi約5μm、Au約0.5μmで被覆された金属突起パンプ付き基板を得た。この基板を金型を用いて打ち抜き、複数のキャビティが連結したフレームを得た。

こうして製作されたフレームのチップ搭載部（パンプ付

き配線基板)に、10mm角にプレス切断した日立化成工業(株)製の2層構造の異方性導電接着フィルム(AC8301)を搭載し、温度100°C、圧力3kg/チップ、加圧時間5sの条件で仮圧着した。異方性導電接着フィルムの仮圧着されたフレーム、および、プラズマアッシャーにて表面を洗浄してボンディングパッド部のAl酸化膜を除去したパンプレスのICチップを、フリップチップボンダーに設置し、該チップを反転、異方性導電接着フィルム仮圧着部に位置調整、搭載し、温度180°C、圧力15kg/チップ加圧時間20sの条件で本圧着した。通常のパンイン試験にて良品チップを選別したのち、良品について、成形温度180°C、成形圧力150kg/cm²の条件で日立化成工業(株)製の封止材(エポキシモールドコンパウンド; CEL9200)をトランスファーモールドして封止品を得た。その後、通常のはんだボール形成設備を用いて、はんだボールを配線基板裏面にアレイ状に形成した後、フレームから切断し製品を得た。

実施例6

フェノキシ樹脂50gと、ブチルアクリレート(40重量部)、エチルアクリレート(30重量部)、アクリロニトリル(30重量部)及びグリシジルメタクリレート(3重量部)を共重合したアクリルゴム(重量平均分子量:85万)125gを酢酸エチル400gに溶解し30重量%溶液を得た。ついでマイクロカプセル型潜在性硬化剤を含

有する液状エポキシ（エポキシ当量 185）325gをこの溶液に加え攪拌し、さらにニッケル粒子（直径：5μm）に金めっき（厚み600オングストローム）を施した金属粒子を2容量%分散してフィルム塗工用溶液を得た。この溶液をセパレータ（シリコーン処理したポリエチレンテレフタレートフィルム、厚み40μm）にロールコーダで塗布し、100℃10分乾燥し厚み25μmの接着フィルムを作製した。この接着フィルムの動的粘弾性測定器で測定した40℃の弾性率は、800MPaであった。

次に作製した接着フィルムを用いてパンプレスチップ（縦、横：10mm、厚み：0.5mm、パッド電極：Al、パッド径：120μm）と回路上にNi/AuめっきCuバンプ（直径：100μm、スペース50μm、高さ：15μm、バンプ数200）を形成したNi/AuめっきCu回路プリント基板の接続を以下に示すように行った。

接着フィルム（縦、横：12mm）をNi/AuめっきCu回路プリント基板（電極高さ：20μm、厚み：0.8mm）に80℃、10kgf/cm²で貼りつけた後、セパレータを剥離し、チップのAlパッドとNi/AuめっきCuバンプ付Ni/AuめっきCu回路プリント基板（厚み：0.8mm）の位置あわせを行った。ついで、180℃、30g/バンプ、20秒の条件でチップ上方から加熱、加圧を行い、本接続を行った。本接続後のチップの反りは、4.8μm（チップ側に凸状の反り）であった。

本接続後の接続抵抗は、1 バンプあたり最高で $8 \text{ m}\Omega$ 、平均で $4 \text{ m}\Omega$ 、絶縁抵抗は 108Ω 以上であり、これらの値は $-55 \sim 125^\circ\text{C}$ の熱衝撃試験 1000 サイクル処理、PCT 試験 (121°C 、2 気圧) 200 時間、 260°C のはんだバス浸漬 10 秒後においても変化がなく、良好な接続信頼性を示した。

請求の範囲

1. 半導体チップを、チップ表面を下側にして配線基板に接続搭載してなる半導体装置において、

前記半導体チップの接続パッド部が、該チップのパッジーション膜表面より低く凹んでおり、

前記配線基板の接続端子部には、少なくとも配線部よりも高い突起状の金属バンプ部が設けられており、

前記接続パッド部と前記突起状金属バンプ部との間、および、前記半導体チップの表面の全面あるいは一部と、配線基板の該半導体チップに対向する部位の表面との間が、有機異方性導電接着材料にて接合および接着固定されていることを特徴とする半導体装置。

2. 半導体チップを、チップ表面を下側にして配線基板に接続搭載してなる半導体装置において、

前記半導体チップの接続パッド部が、該チップのパッジーション膜表面より低く凹んでおり、

前記配線基板の接続端子部には、少なくとも配線部よりも高い突起状の金属バンプ部が設けられており、

前記接続パッド部と前記突起状金属バンプ部との間、および、前記半導体チップの表面の全面と、配線基板の該半導体チップに対向する部位の表面との間が、有機異方性導電接着材料にて接合および接着固定されており、

前記突起状の金属バンプ部は、少なくとも前記接続パッド部より小さい径を有し、かつ、該接続パッド部の深さと同じあるいはそれ以上の高さであり、

前記半導体チップの裏面は、全面もしくは少なくとも端部が、絶縁性有機封止材で被覆されており、

前記配線基板の裏面に、マトリクス状に配置された外部端子を備えることを特徴とする半導体装置。

3. 請求項1に記載の半導体装置において、

前記有機異方性導電接着材料は、

前記半導体チップ面に接する面側に配置され、有機マトリクスのみからなる、あるいは有機マトリクスに無機充填材粒子が分散された組成物からなる第1の層と、

前記配線基板の前記接続端子側に配置され、有機マトリクスに導電性粒子が分散された組成物からなる第2の層とからなる2層構造の異方性導電接着フィルムであることを特徴とする半導体装置。

4. 半導体装置に使用される半導体搭載用配線基板であつて、

前記配線基板の一方の表面の接続端子部には、少なくとも配線部よりも高い突起状の金属バンプ部が設けられており、

表面を下側にして、半導体チップを接合および接着固定

するための有機異方性導電接着材料が、前記一方の表面の、少なくとも前記金属バンプ部を含み、該半導体チップ表面と対向する部分に設けられており、

配線基板のもう一方の表面には、前記接続端子部と導通した外部端子が設けられていることを特徴とする半導体搭載用配線基板。

5. 請求項4に記載の半導体搭載用配線基板において、前記突起状の金属バンプ部が、単層または多層の、Cu、Cr、Ni、Pd、AuおよびPbSnはんだのうちより選ばれる一種以上の金属または合金からなる層により形成されていることを特徴とする半導体搭載用配線基板。

6. 配線基板表面の接続端子部に、少なくとも配線部より高い突起状の金属バンプ部が設けられている基板の半導体チップ搭載部に、有機異方性導電接着材料を形成する工程と、

予め接続パッド部上の金属酸化膜が除去された半導体チップを、表面を下側にして加熱圧着する工程とを有する半導体装置の製造方法。

7. 表面の接続端子部に、少なくとも配線部よりも高い突起状の金属バンプ部が設けられている配線基板上で、請求項3に記載の異方性導電接着フィルムを、半導体チップ

の外形に応じて予め定められたサイズに切断する工程と、
前記フィルムを、前記基板に加熱圧着する工程と、
予め表面処理により接続パッド上の金属酸化膜が除去さ
れた半導体チップを、表面を下側にして加熱圧着する工程
とを備える半導体装置の製造方法。

8. 請求項 7 に記載の半導体装置の製造方法であって、
前記半導体チップの裏面の全面、あるいは、少なくとも
端部を含む一部を、絶縁性有機封止材で被覆する工程と、
前記配線基板の裏面に、はんだボールをマトリクス状に
形成する工程とを、さらに備える半導体装置の製造方法。

1/5

図 1

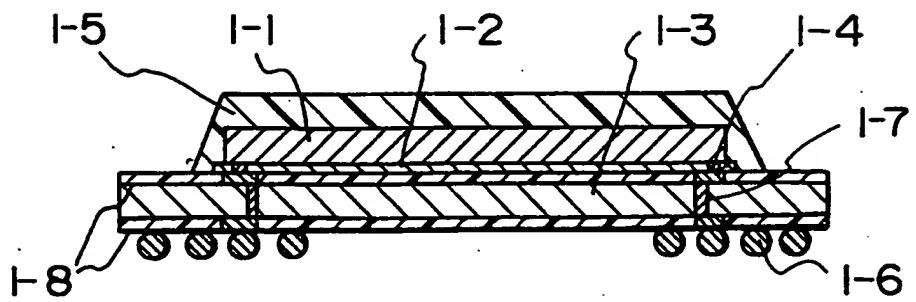
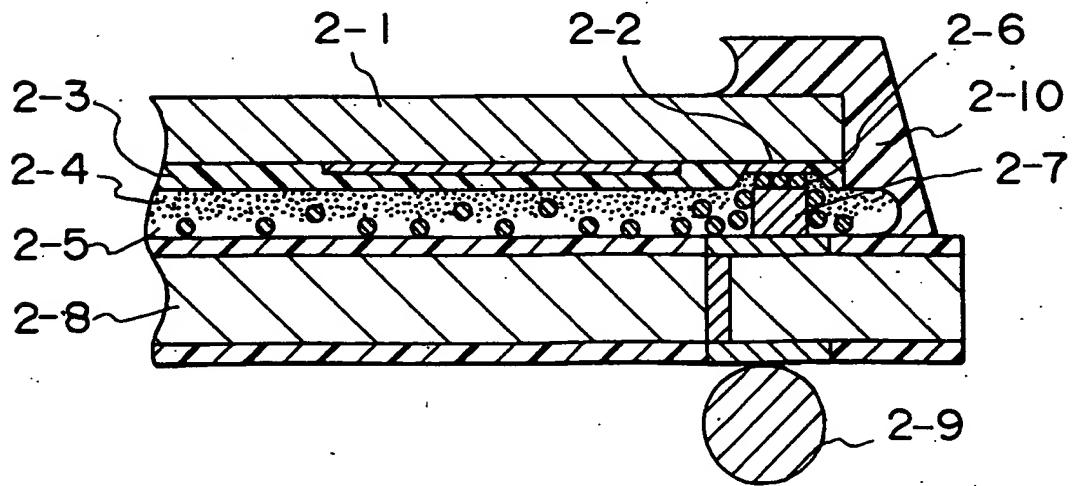
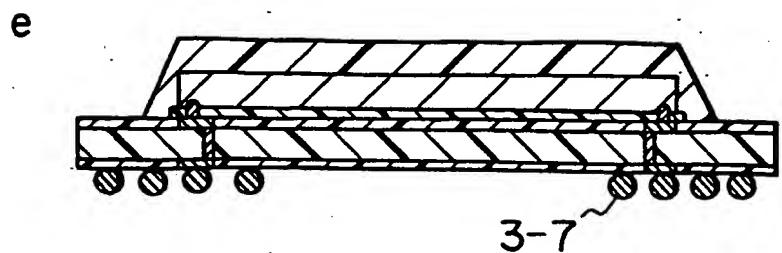
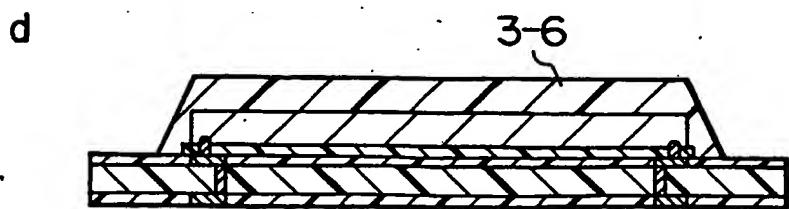
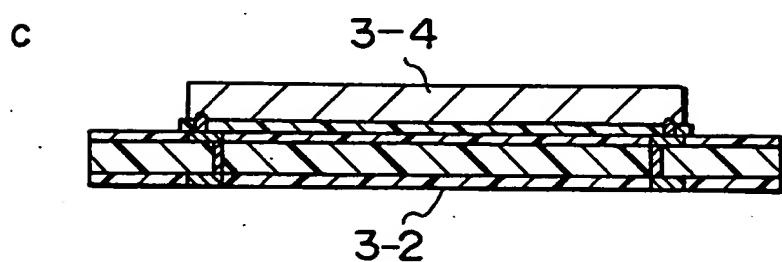
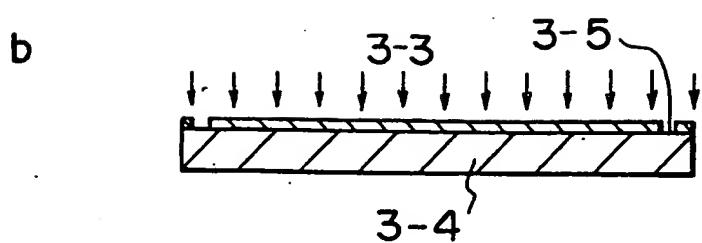
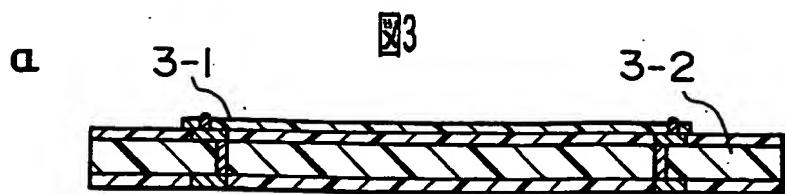


図 2



2/5



3/5

図 4

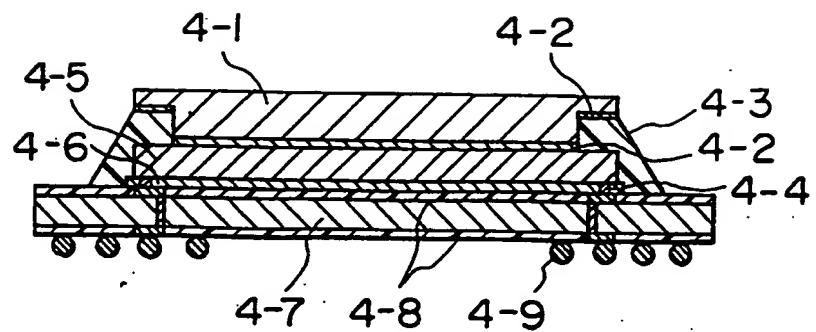


図 5

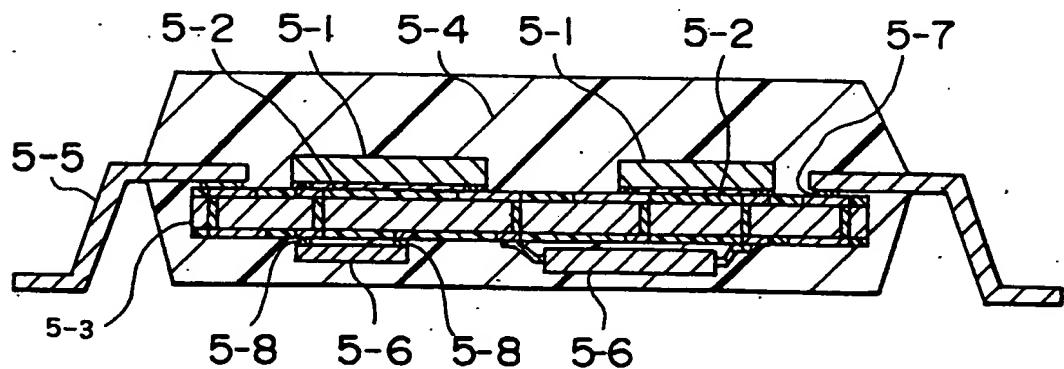
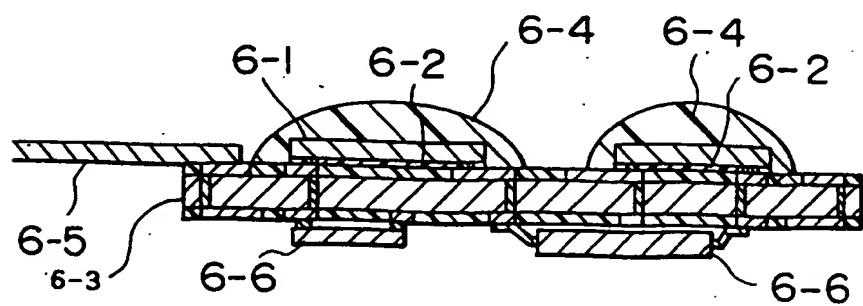
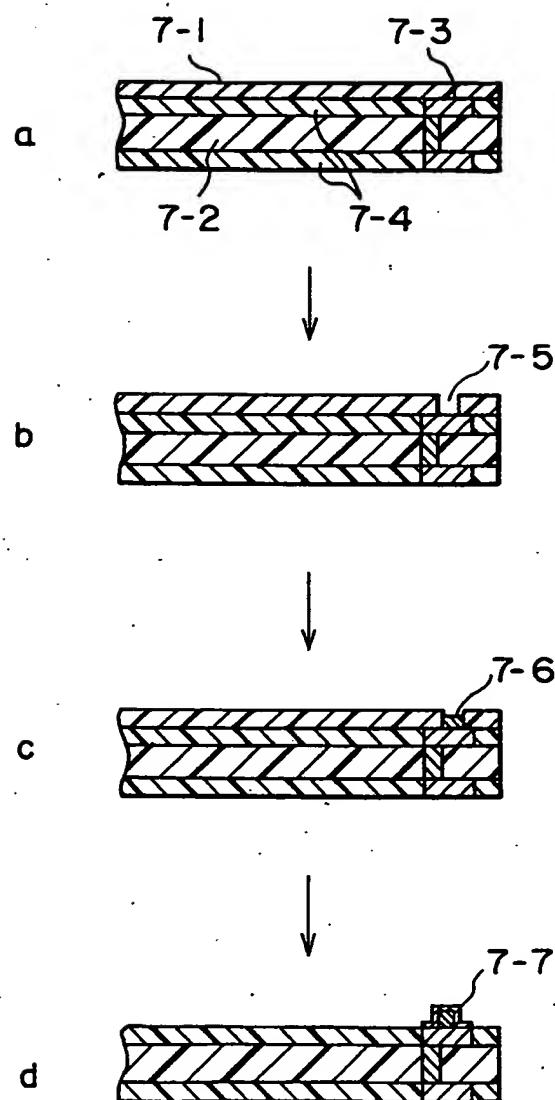


図 6



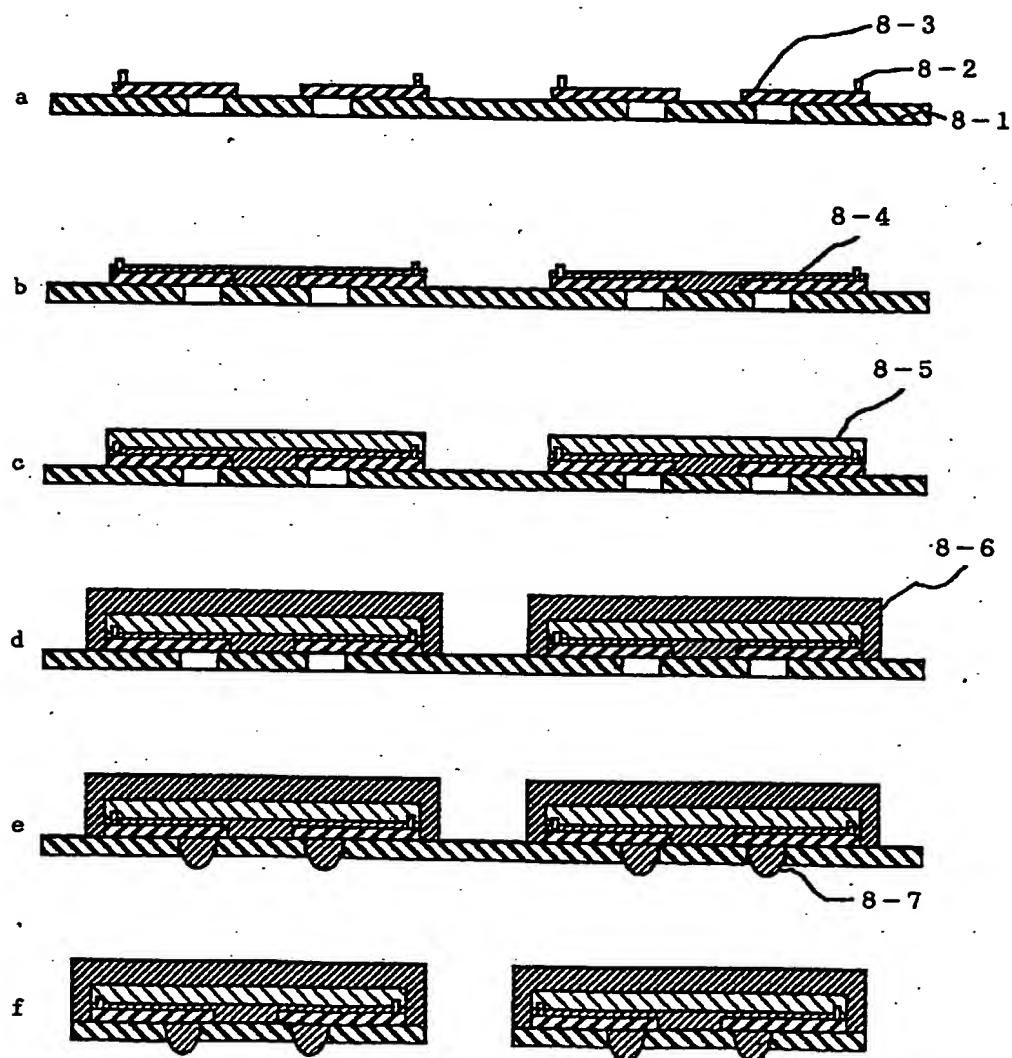
4/5

図 7



5/5

图8



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP96/01608

A. CLASSIFICATION OF SUBJECT MATTER

Int. C1⁶ H01L21/60

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. C1⁶ H01L21/60, H01L23/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926 - 1996
Kokai Jitsuyo Shinan Koho	1971 - 1996
Toroku Jitsuyo Shinan Koho	1994 - 1996

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 63-160350, A (Seikosha K.K.), July 4, 1988 (04. 07. 88), Page 2, upper right column, line 16 to lower left column, line 20 (Family: none)	1, 6 2-5, 7, 8
Y	JP, 59-094441, A (Nippondenso Co., Ltd.), May 31, 1984 (31. 05. 84), Page 3, upper right column, lines 4 to 11 (Family: none)	2, 4, 5, 8
Y	JP, 05-013119, A (Sharp Corp.), January 22, 1993 (22. 01. 93), Column 3, lines 17 to 39 (Family: none)	3, 7, 8
Y	Microfilm of the specification and drawings annexed to the written application of Japanese Utility Model Application No. 130089/1985 (Laid-open No. 37939/1987) (Sony Corp.), March 6, 1987 (06. 03. 87),	5

 Further documents are listed in the continuation of Box C. See patent family annex.

- Special categories of cited documents:
- “A” document defining the general state of the art which is not considered to be of particular relevance
- “B” earlier document but published on or after the international filing date
- “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- “O” document referring to an oral disclosure, use, exhibition or other means
- “P” document published prior to the international filing date but later than the priority date claimed

- “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- “&” document member of the same patent family

Date of the actual completion of the international search
September 9, 1996 (09. 09. 96)

Date of mailing of the international search report

September 17, 1996 (17. 09. 96)

Name and mailing address of the ISA/
Japanese Patent Office
Facsimile No.Authorized officer
Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP96/01608

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	Page 7, line 7 to page 8, line 4 (Family: none) JP, 06-349973, A (Sony Corp.), December 22, 1994 (22. 12. 94), Column 5, line 34 to column 6, line 2 (Family: none)	2, 8
EA	JP, 07-297560, A (Hitachi, Ltd.), November 10, 1995 (10. 11. 95), Column 9, line 48 to column 10, line 17 (Family: none)	1 - 8

A. 発明の属する分野の分類(国際特許分類(IPC))

Int. C1' H01L21/60

B. 調査を行った分野

調査を行った最小限資料(国際特許分類(IPC))

Int. C1' H01L21/60

Int. C1' H01L23/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国登録実用新案公報 1994-1996年

日本国公開実用新案公報 1971-1996年

国際調査で使用した電子データベース(データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP,63-160350,A (株式会社精工舎) 4.7月.1988 (04.07.88), 第2頁右上欄第16行~左下欄第20行 (ファミリーなし)	1, 6 2-5, 7, 8
Y	JP,59-094441,A (日本電装株式会社) 31.5月.1984 (31.05.84), 第3頁右上欄第4~11行 (ファミリーなし)	2, 4, 5, 8
Y	JP,05-013119,A (シャープ株式会社) 22.1月.1993 (22.01.93), 第3欄第17~39行 (ファミリーなし)	3, 7, 8

□ C欄の続きにも文献が列挙されている。

□ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」先行文献ではあるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献(理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

09.09.96

国際調査報告の発送日

17.09.96

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100

東京都千代田区霞が関三丁目4番3号

特許庁審査官(権限のある職員)

鈴木 裕

印

印

印

印

4E

印

印

印

9347

印

印

印

電話番号 03-3581-1101 内線3426

C (続き) 関連すると認められる文献		関連する 請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
Y	日本国実用新案登録出願60-130089号（日本国実用新案登録出願公開62-037939号）の 願書に添付された明細書及び図面のマイクロフィルム（ソニー株式会社）6.3月.1987 (06.03.87), 第7頁第7行～第8頁第4行 (ファミリーなし)	5
Y	JP.06-349973, A (ソニー株式会社) 22.12月.1994 (22.12.94), 第5欄第34行～第 6欄第2行 (ファミリーなし)	2, 8
EA	JP.07-297560, A (株式会社日立製作所) 10.11月.1995 (10.11.95), 第9欄第48行 ～第10欄第17行 (ファミリーなし)	1-8